

Fundamentos de DSPs:

Contenidos: Este curso comprende dos capítulos:

- Introducción al tratamiento digital de señales
- Análisis básico de la arquitectura básica de hardware y software de los DSP

Introducción al tratamiento digital de señales:

A qué se llama DSP?

Áreas de aplicación: Comunicaciones, instrumentación, Industria, consumo.

Posibles tipos de señales: analógica, muestreada, digital, cuantizada.

El uso de Fasores. La señal compleja, Fasores conjugados.

Sistemas Lineales Invariantes en el Tiempo (LTI): propiedades. Respuesta de amplitud, retardo de fase y de grupo, respuesta al impulso y al escalon.

Qué es la Transformada continua de FOURIER? Propiedades.

Algunos espectros usuales: pulso y tren de pulsos, una exponencial, seno, coseno, triangular, señales de espectro limitado.

La Transformada de LAPLACE, Polos y ceros, Propiedades. evaluación geométrica

Fundamentos y características de los Filtros Analógicos: Tipos elementales.

Filtros Pasabajos Analógicos Normalizados. Cambio de escalas de frecuencia.

Filtros Butterworth, los filtros Chebyshev, los filtros elípticos, los filtros Bessel.

Sistemas LTI de tiempo discreto: Respuesta al impulso en sistemas DLTI

Operación y cálculo de la Transformada Discreta de Fourier (DFT), y la DFT inversa.

Definición, propiedades y ejemplos de la Transformada Z. Relación con Laplace y Fourier

Principios de diseño de filtros digitales FIR e IIR

Filtros FIR: respuesta de amplitud y fase. Filtros FIR de retardo de grupo constante

Síntesis de FIR de fase lineal de distintos tipos: Window Method, Frequency Sampling Method, Remez Exchange Method. Síntesis de LPF FIR usando Matlab o Scilab.

Síntesis de IIR mediante distintos métodos: Impulse Invariant Synthesis y Step Invariant Synthesis, matched z y transformación bilinear. Síntesis de LPF IIR usando Matlab o Scilab.

Análisis de la arquitectura de hardware y software de ciertos DSP de TI:

Porqué usar DSPs? En que difiere un DSP de una CPU tradicional? Elementos distintivos del hardware en un DSP.

Características clave de la familia C54x: Miembros de la familia, Instrucciones clave.

Hardware Interno del C54x. Buses internos, su uso. La CPU: los acumuladores A y B, la ALU, la unidad MAC, el BARREL SHIFTER, el Compare/Select/Store (CSSU).

La ALU: sus posibles operandos. 16 vs 32 vs 40 bits. Manejo del Overflow, el bit de CARRY, el modo DUAL 16-bits

El Barrel Shifter. La unidad de multiplicación y suma. La unidad CSS: Compare, Select and Store, el Exponent Encoder

Los modos de direccionamiento de datos. Los registros Auxiliares AR0-AR7, modos de direccionamiento INDIRECTO.

Direccionamiento de la memoria de programa

Instrucciones de control del flujo de programa: ramificaciones, subrutinas e interrupciones

Registros de la CPU: El Program Counter (PC), el Program Counter Extension (XPC)

Ramificaciones demoradas o sin demora, condicionales e incondicionales.

Llamada a subrutinas demoradas o sin demora, condicionales e incondicionales.

Retorno de CALLs e Interrupts, condicionales e incondicionales. Interrupciones.

Instrucciones de lectura/escritura, Instrucciones para la escritura condicional. Instrucciones lógicas. Instrucciones aritméticas. Datos de punto fijo entero y fraccionario, con y sin signo.

Instrucciones que usan multiplicación. Instrucciones de ejecución paralela. Instrucciones de repetición. Instrucciones misceláneas

Ejemplos de aplicación

- Cálculo de senos y cosenos mediante polinomios
- Cálculo de un FIR de coeficientes asimétricos. Cálculo de un FIR de coeficientes simétricos
- Cálculo de una etapa biquad de un IIR
- Generación de una senoide mediante resonadores

Bases del lenguaje de descripción de hardware VHDL:

Contenidos:

Qué es un HDL?

HDLs discretos vs. continuos. Características de un HDL. Que ventajas da el uso de HDLs? Qué es un “estilo de descripción de hardware”? Modelado por comportamiento y estructural
Estructura jerárquica: Instancias y Jerarquías, Diseño jerárquico, Encapsulamiento de módulos

Bases de VHDL

Generalidades sobre VHDL. Elementos de léxico: identificadores, números y caracteres. Tipos, y Subtipos.
Tipos definidos por enumeración, Tipos INTEGER y REAL, Tipos físicos. Tipos compuestos.
Declaración de objetos en VHDL. Declaración de atributos, ejemplos de uso. Operadores

Estructuras de VHDL

La dupla “Entidad + Arquitectura”: Entidades: datos genéricos, las puertas. La arquitectura de una entidad VHDL.
Libraries” y “packages”. Los Packages en VHDL. La Library STD y el Package STANDARD. Tipos definidos en el package STANDARD. Las Libraries en VHDL: La Library IEEE y el Package IEEE.Std_logic_1164. Ejemplos.

Concurrencia

Qué son las Signals? Cómo se les asignan valores? Su uso como elementos de interconexión.

- Asignaciones simples a señales. Ejemplo: decodificador 2 a 4 estilo RTL
- Asignaciones condicionales: WHEN..ELSE. Ejemplo: codificador de prioridad 7:3
- Asignaciones condicionales: WITH..SELECT. Ejemplos: decodificador 2 a 4, BCD a 7 segmentos, mux 8:1.
- Asignaciones usando SELECT: el uso de WHEN OTHERS.

De la concurrencia a la secuencialidad:

Los procesos, las variables, las asignaciones secuenciales.
Asignaciones concurrentes y procesos implícitos
Sentencias de control de procesos, asociadas a eventos: WAIT. Un Flipflop usando WAIT
Variables locales y globales. Asignaciones a variables y a señales en un proceso.
Asignaciones condicionales: IF – THEN, su uso eficiente. Su uso en PROCESOS combinatorios.
Uso de CASE y comparación entre CASE y WITH..SELECT
Iteraciones usando LOOP, FOR LOOP y WHILE LOOP.
Controles de LOOP: NEXT y EXIT.

Inferencia de elementos de memoria

Asignaciones combinatorias incompletas: inferencia de elementos de memoria
Inferencia de latches dentro/fuera de procesos.
Señales y de variables en procesos Combinatorios.
Flipflops: las formas de definir el reloj.

Señales públicas, locales y procesos. Funciones de resolución.

Asignaciones concurrentes múltiples. Las funciones de resolución. Funciones de resolución en STD_LOGIC_1164. Asignaciones múltiples a señales dentro de un proceso.
Asignaciones demoradas: AFTER, TRANSPORT, INERTIAL, REJECT. Cómo es la resolución

Otras estructuras y sentencias:

Overload de Operadores.

Los arrays: referencias a elementos y slices. Asignaciones a arreglos.

El tipo STRING. Concatenado.

La sentencia GENERATE. Ejemplos. Diferencias entre FOR..GENERATE y LOOP.

ASSERT y REPORT. Ejemplo: test de salidas usando ASSERT. La sentencia NULL

Subprogramas: funciones y procedimientos

Las funciones y los procedimientos.

Tipos y Packages aritméticos.

Operaciones y tipos aritméticos

Qué incluye STD_LOGIC_ARITH.VHD? Qué incluyen STD_LOGIC_SIGNED y STD_LOGIC_UNSIGNED?

Tipos SIGNED y UNSIGNED. Conversión de tipos aritméticos. STD_LOGIC__LOGIC_ARITH, STD_LOGIC_SIGNED y STD_LOGIC_UNSIGNED

Agregado de bits en una conversión. Conversiones entre tipos STD y STD_LOGIC.

Uso de IEEE.NUMERIC_STD y IEEE.NUMERIC_BIT.

Herramientas para el diseño jerárquico

Diseño jerárquico: formas de reuso de archivos de diseño múltiples.

Declaración de componentes en un package. Invocación de Componentes.

Ejemplos. Casos combinatorios

Voto por mayoría con 3 votantes, voto por mayoría parametrizado

Trascodificador Binario a GRAY. Comparador de 4 bits tipo 7485, su parametrización a N bits

Ejemplos. Uso de elementos de memoria

Interfase a Shaft Encoder Incremental, ejemplo usando LPMs, aumento 4x de la resolución.

Contadores Código GRAY, Contador Código GRAY genérico. Contadores Johnson

Contador Linear Feedback Shift Register. LFSR genérico, de 3 a 16 etapas

Ejemplos: multiplicador iterativo por shift/suma, sumador "Carry-select", Aritmética serial: Sumador "Carry Save Adder", Sumador/restador, Complementador, Multiplicador con y sin signo.